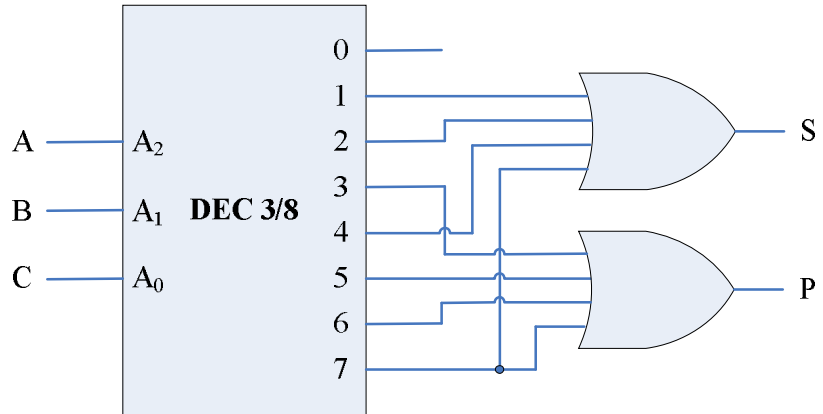


## Vježbe VI i VII

### Dekoder

1. Realizovati potpuni sabirač koristeći dekoder DEC 3/8. Moguće je koristiti potrebna logička kola.

i	A	B	C	S	P
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	1



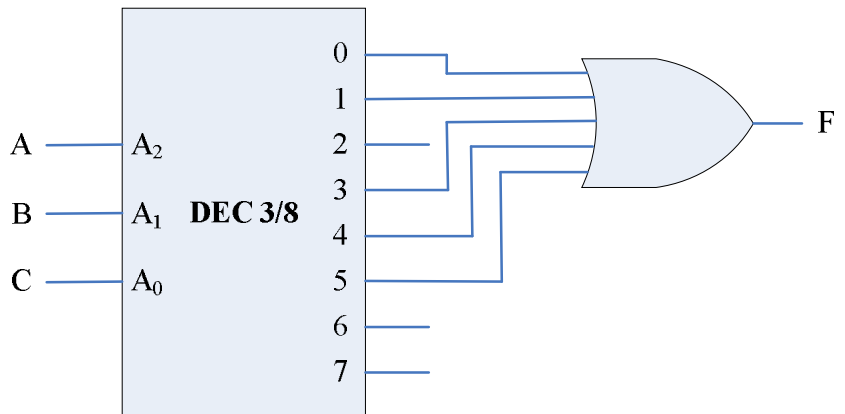
$$S = \Sigma(1, 2, 4, 7)$$

$$P = \Sigma(3, 5, 6, 7)$$

2. Realizovati funkciju  $F = \overline{A}BC + \overline{B}C$  koristeći dekoder DEC 3/8. Moguće je koristiti potrebna logička kola.

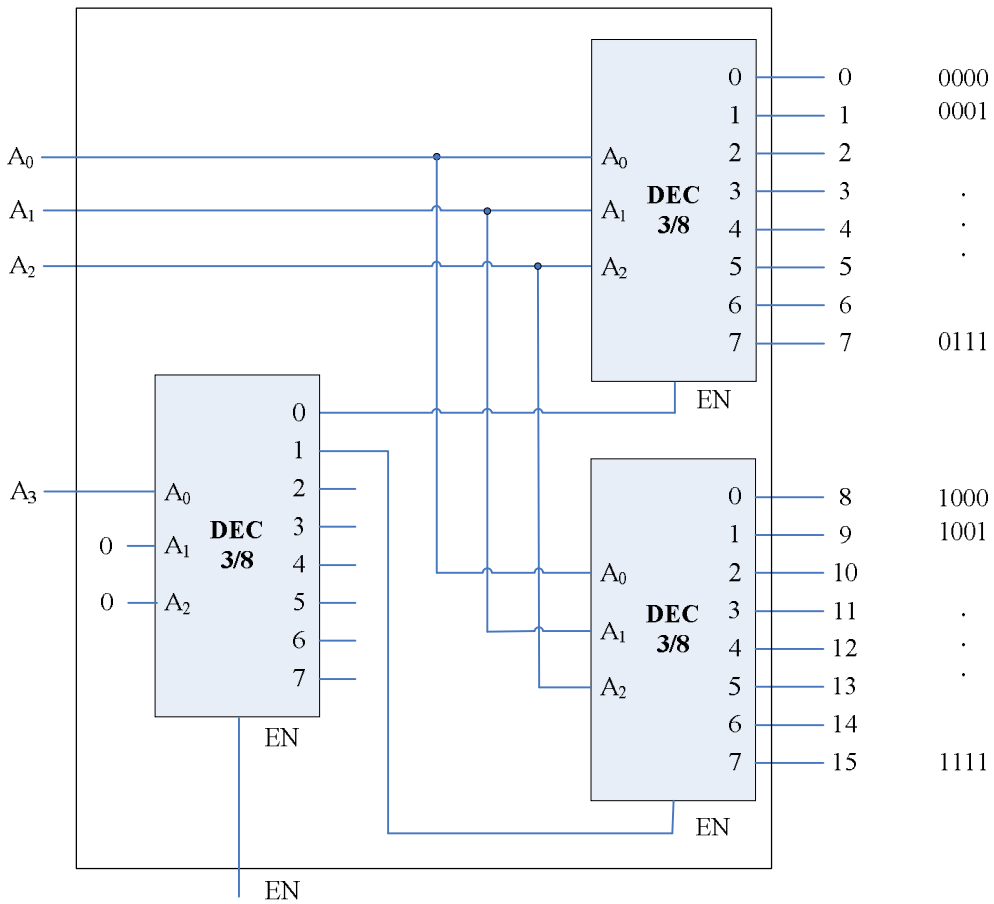
$$F = \overline{A}BC + \overline{B}C = \overline{A}BC + \overline{B}(A + \overline{A})(C + \overline{C}) = \overline{A}BC + \overline{B}(AC + A\overline{C} + \overline{A}C + \overline{A}\overline{C}) = \overline{A}BC + \overline{A}BC + \overline{A}BC + \overline{A}BC + \overline{A}BC = \Sigma(0, 1, 3, 4, 5)$$

i	A	B	C	
0	0	0	0	← $\overline{A}\overline{B}\overline{C}$
1	0	0	1	← $\overline{A}\overline{B}C$
2	0	1	0	$\overline{A}B\overline{C}$
3	0	1	1	← $\overline{A}BC$
4	1	0	0	← $A\overline{B}\overline{C}$
5	1	0	1	← $A\overline{B}C$
6	1	1	0	$AB\overline{C}$
7	1	1	1	$ABC$

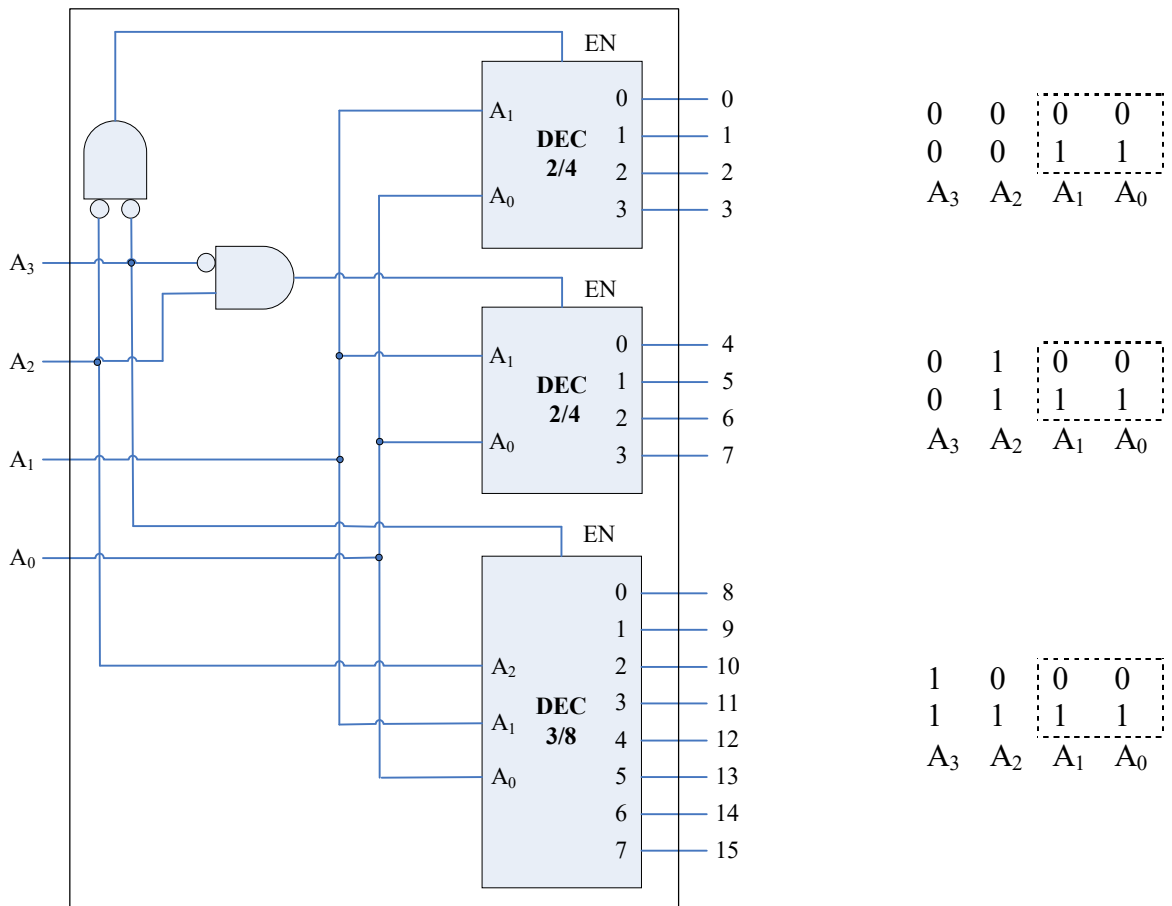


3. Realizovati i nacrtati kolo dekodera DEC 4/16 upotrebljavajući isključivo dekodere DEC 3/8 sa ENABLE priključkom.

4. Projektovati i nacrtati kolo dekodera DEC 4/16 upotrebljavajući dekodere DEC 3/8 (1 komad) i DEC 2/4 (2 komada) sa ENABLE priključkom. Moguće je koristiti potrebna logička kola.



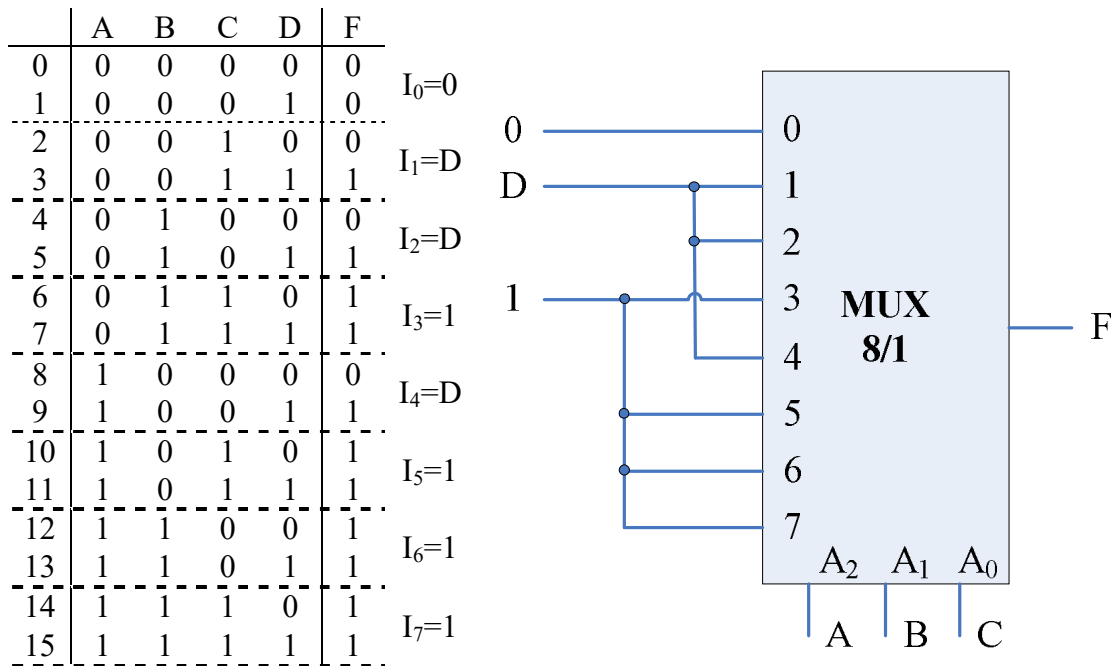
Rješenje zadatka 3.



Rješenje zadatka 4. (numeraciju ulaza dekodera moguće je vršiti i na ovaj način uz pravilno označavanje!)

## Multiplexer

5. Projektovati digitalnu mrežu za detektovanje binarnih tetrada koje sadrže više od jedne jedinice. Mrežu realizovati pomoću MUX 8/1.



6. Funkciju  $F(A, B, C, D) = \sum(0, 2, 3, 6, 9, 10, 14, 15)$  realizovati pomoću MUX 4/1. Moguće je koristiti potrebna logička kola.

Ulazne promjenljive

	A	B	C	D	F
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	1

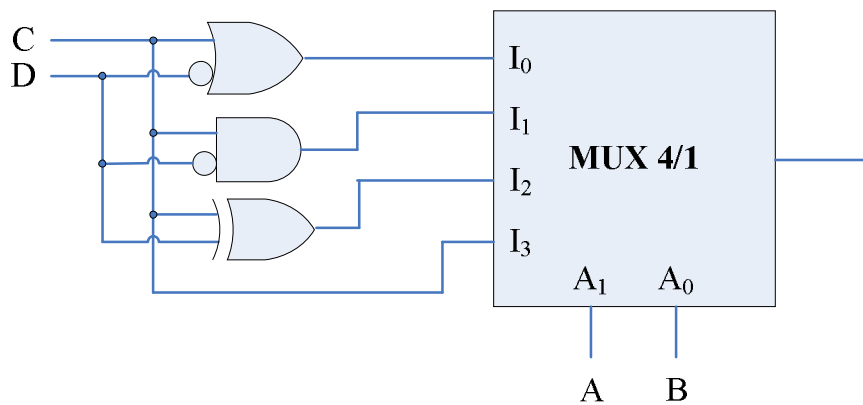
$$\begin{aligned}
 I_0 &= \overline{C}\overline{D} + C\overline{D} + CD = \\
 &= \overline{C}\overline{D} + C\overline{D} + CD + C\overline{D} = \\
 &= \overline{D}(\overline{C} + C) + C(D + \overline{D}) = C + \overline{D}
 \end{aligned}$$

$$I_1 = C\overline{D}$$

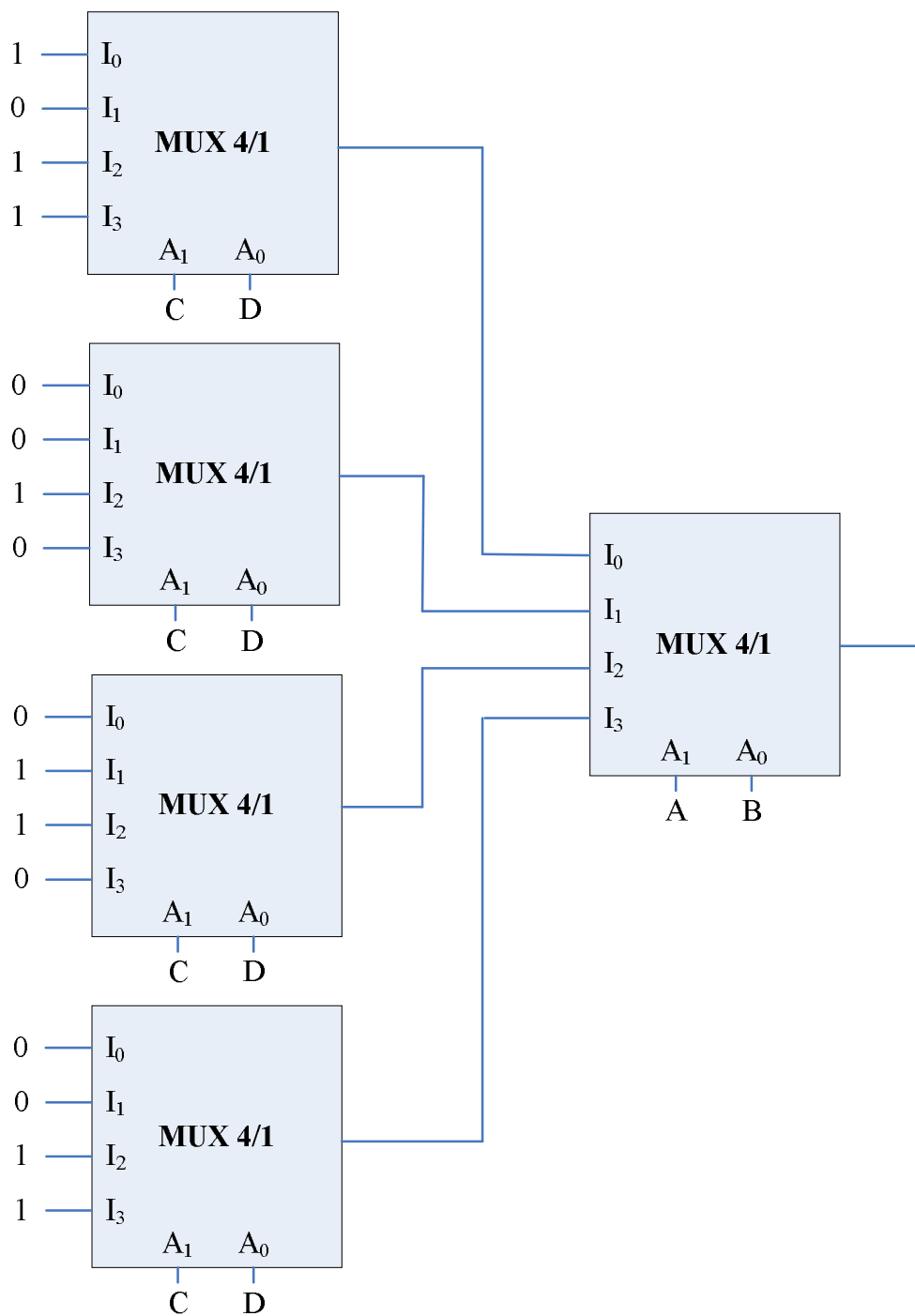
$$I_2 = \overline{C}\overline{D} + C\overline{D} = C \oplus \overline{D}$$

$$I_3 = C\overline{D} + CD = C(\overline{D} + D) = C$$

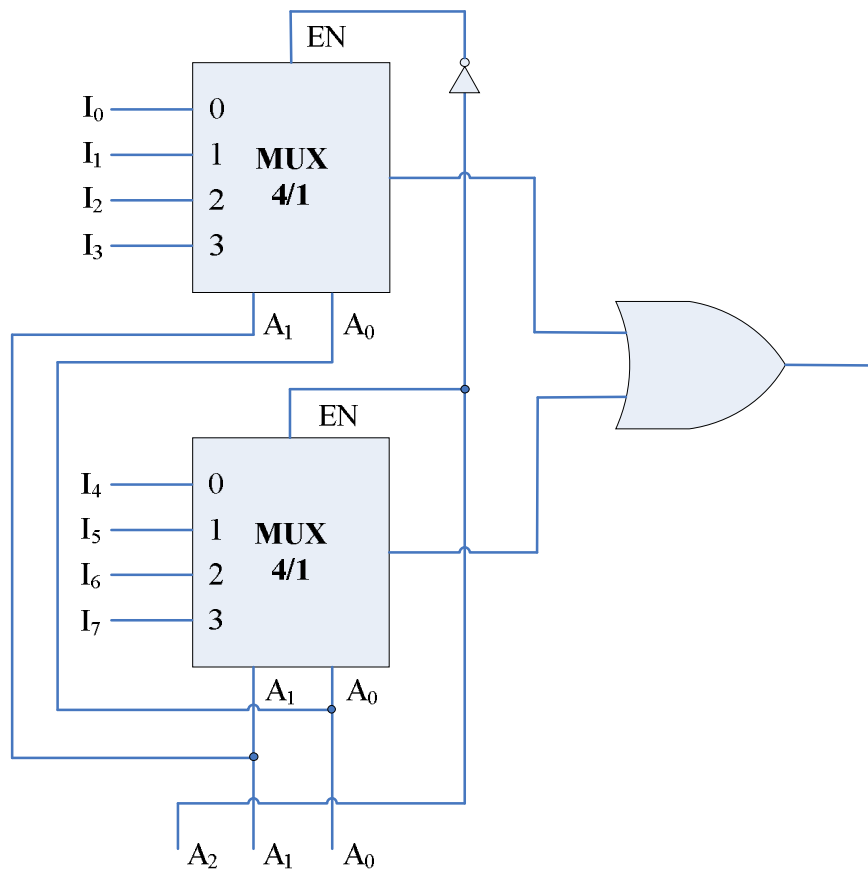
Kontrolni signali



Realizovati istu funkciju koristeći isključivo MUX 4/1.



7. Pomoću 2 MUX 4/1 koji posjeduju i ENABLE priključak realizovati mrežu koja odgovara MUX 8/1. Moguće je koristiti proizvoljan broj logičkih kola.



8. Realizovati funkciju S potpunog sabirača (pogledati zadatak 1.) koristeći DEC 2/4 i MUX 4/1, i potreban broj logičkih kola.

